

PATENT ABSTRACTS OF JAPAN

17

(11)Publication number : 2003-250088

(43)Date of publication of application : 05.09.2003

(51)Int.Cl.

H04N 5/33
G01J 1/42
G01J 1/46
G01N 27/04
G01N 27/416
G01N 33/483
G01N 37/00
// G01N 21/35

(21)Application number : 2002-349201

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 29.11.2002

(72)Inventor : FUNAKI HIDEYUKI
SHIGENAKA KEITARO
MASHIO NAOYA
FUJIWARA IKUO
NARUSE YUJIRO

(30)Priority

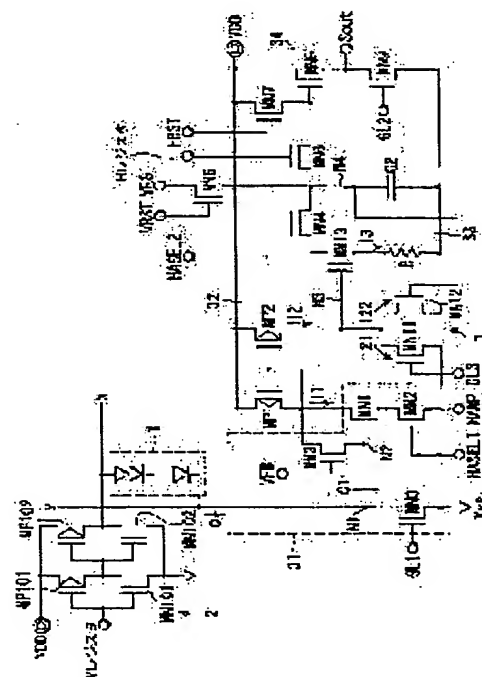
Priority number : 2001363508 Priority date : 29.11.2001 Priority country : JP

(54) SENSOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a sensor device having a detection circuit capable of simultaneously realizing a high sensitivity and a wide dynamic range.

SOLUTION: The sensor device includes a sensor array in which infrared ray sensors are arrayed and the detection circuit connected to an output signal line y of the sensor array. The detection circuit includes a capacitor C2 having a charging circuit which is selectively driven, a sense amplifier circuit which detects and amplifies a change in sensor current flowing to the output signal line y, a current-to-voltage conversion circuit which converts the output current from the sense amplifier circuit into a voltage, a discharging circuit which is controlled by the output voltage of the current-to-voltage conversion circuit to discharge the capacitor C2, and an output circuit which outputs the terminal voltage of the capacitor C2.



LEGAL STATUS

[Date of request for examination]

09.06.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's
decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of]

BEST AVAILABLE COPY

rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-250088

(P2003-250088A)

(43) 公開日 平成15年9月5日 (2003.9.5)

(51) Int.Cl. ⁷	識別記号	F I	テームト [*] (参考)
H 0 4 N 5/33		H 0 4 N 5/33	2 G 0 4 5
G 0 1 J 1/42		G 0 1 J 1/42	B 2 G 0 5 9
	1/46		2 G 0 6 0
G 0 1 N 27/04		G 0 1 N 27/04	Z 2 G 0 6 5
	27/416		F 5 C 0 2 4
		33/483	
審査請求 未請求 請求項の数10 O L (全 13 頁) 最終頁に続く			

(21) 出願番号 特願2002-349201(P2002-349201)

(22) 出願日 平成14年11月29日 (2002. 11. 29)

(31) 優先権主張番号 特願2001-363508(P2001-363508)

(32) 優先日 平成13年11月29日 (2001. 11. 29)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 舟木 英之

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝研究開発センター内

(72) 発明者 重中 圭太郎

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝研究開発センター内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

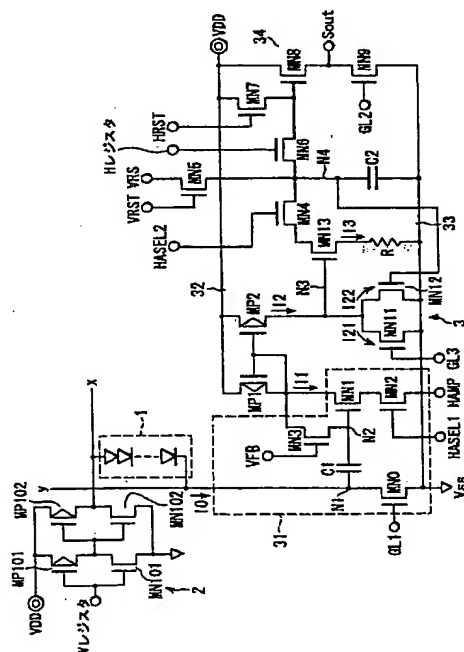
最終頁に続く

(54) 【発明の名称】 センサ装置

(57) 【要約】

【課題】 高感度と広いダイナミックレンジの両立を可能とした検出回路を持つセンサ装置を提供すること。

【解決手段】 赤外線センサが配列されたセンサアレイと、このセンサアレイの出力信号線yに接続された検出回路とを備え、検出回路は、選択的に駆動される充電回路を備えたコンデンサC2と、出力信号線yに流れるセンサ電流の変化を検知増幅するセンスアンプ回路と、センスアンプ回路の出力電流を電圧に変換する電流-電圧変換回路と、電流-電圧変換回路の出力電圧により制御されてコンデンサC2の電荷を放電する放電回路と、コンデンサC2の端子電圧を出力する出力回路とを備えて構成される。



【特許請求の範囲】

【請求項1】物理的变化量又は化学的变化量を検出し電気信号を出力するセンサが配列されたセンサアレイと、前記電気信号を増幅するセンスアンプ回路と、第1の段と第2の段とを備えた電流転送回路であって、増幅された前記電気信号に基づいて前記第1の段に出現する第1の電流を、前記第2の段に第2の電流として転送する電流転送回路と、前記第2の電流を第1の電圧に変換する電流-電圧変換回路と、電荷が充電されるコンデンサと、当該コンデンサに接続された第1の負荷素子と、を有し、前記第1の電圧に基づいて、前記第1の負荷素子を介して、前記コンデンサの電荷を放電する又は前記コンデンサに電荷を充電する第1の放電/充電回路と、前記第1の放電/充電回路による前記放電又は充電に基づく前記コンデンサの電圧変化を出力する出力回路と、を具備することを特徴とするセンサ装置。

【請求項2】前記コンデンサに電荷を充電する又は前記コンデンサから電荷を放電する第2の放電/充電回路と、前記コンデンサと前記第2の放電/充電回路との間のノードの電位に基づいて、前記電流-電圧変換回路を制御する制御回路と、をさらに具備することを特徴とする請求項1記載のセンサ装置。

【請求項3】前記センスアンプ回路は、前記センサアレイに電氣的に接続され、前記電気信号を第2の電圧に変換する5極管領域にバイアスされた負荷MOSトランジスタと、前記第2の電圧をゲートに受けるセンス用MOSトランジスタと、を有し、前記電流転送回路は、前記センス用MOSトランジスタのドレインに接続された第1の電流源負荷トランジスタと、前記第1の電流源負荷トランジスタと共にカレントミラー回路として構成し、そのドレインを前記第2の段とする第2の電流源負荷トランジスタと、を有し、前記電流-電圧変換回路は、前記第2の電流が供給される第2の負荷素子を有すること、を特徴とする請求項1又は2記載のセンサ装置。

【請求項4】前記第2の負荷素子は、固定のゲートバイアスが与えられた第1のNMOSトランジスタと、この第1のNMOSトランジスタと並列接続されて前記コンデンサの端子電圧に基づいてゲートが駆動される第2のNMOSトランジスタとを有することを特徴とする請求項3記載のセンサ装置。

【請求項5】前記センスアンプ回路は、コレクタ及びベースがそれぞれ前記センサアレイに電氣的に接続され、エミッタが基準電位に接続され、前記電気信号を第2の

電圧に変換する第1のバイポーラトランジスタと、前記第1のバイポーラトランジスタとカレントミラー回路を構成し、前記第2の電圧がベースに供給される第2のバイポーラトランジスタと、を有し、前記電流転送回路は、前記第2のバイポーラトランジスタのコレクタに接続された第1の電流源負荷トランジスタと、前記第2のバイポーラトランジスタのコレクタにゲートが接続された第1のNMOSトランジスタと、前記第1のNMOSトランジスタのドレインに接続され、前記第1の電流源負荷トランジスタと前記電流転送回路を構成する第2の電流源負荷トランジスタと、前記電流-電圧変換回路は、前記第1のNMOSトランジスタのソースに接続された第2の負荷素子を有すること、を特徴とする請求項1又は2記載のセンサ装置。

【請求項6】前記第2の負荷素子は、固定のゲートバイアスが与えられた第2のNMOSトランジスタと、当該第2のNMOSトランジスタと並列接続されて前記コンデンサの端子電圧に基づいてゲートが駆動される第3のNMOSトランジスタとを有することを特徴とする請求項5記載のセンサ装置。

【請求項7】前記第1の放電/充電回路は、前記電流-電圧変換回路の出力によりゲートが駆動される放電用/充電用トランジスタを有し、前記第1の負荷素子は、前記放電用/充電用トランジスタのソースと基準電位端子の間に接続される抵抗であること、を特徴とする請求項1乃至6のうちのいずれか一項記載のセンサ装置。

【請求項8】物理的变化量又は化学的变化量を検出し、電気信号を出力するセンサが配列されたセンサアレイと、コンデンサと、前記センサアレイの前記電気信号に基づく駆動電圧により駆動し、前記コンデンサの電荷を放電する又は前記コンデンサに電荷を充電する第1の放電/充電回路と、前記コンデンサに電荷を充電する又は前記コンデンサから電荷を放電する第2の放電/充電回路と、前記コンデンサと前記第2の放電/充電回路との間のノードの電位に基づいて、前記駆動電圧を制御する制御回路と、前記第1の放電/充電回路によって放電又は充電された前記コンデンサの電圧変化を出力する出力回路と、を具備することを特徴とするセンサ装置。

【請求項9】前記センサは、熱電変換素子としてダイオードを用いた赤外線センサであることを特徴とする請求項1乃至8のうちのいずれか一項記載のセンサ装置。

【請求項10】前記センサは、DNAプローブと検体DNAとの電気化学的反応による電流を出力するDNAセ

ンサであることを特徴とする請求項1乃至8のうちいずれか一項記載のセンサ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、赤外線センサ等に代表されるセンサ装置に係り、特にその信号検出回路に関する。

【0002】

【従来の技術】赤外線センサを二次元配列して構成されるイメージセンサは、夜間でも使用できるメリットがあるが、可視光によるイメージセンサと比べて、感度やダイナミックレンジ等において劣る。例えば、監視カメラ等に適用する場合、1K程度のNETD (Noise Equivalent Temperature Difference) と30K程度のダイナミックレンジが要求される。従って、センサ出力の線形性を高めて、一層の高感度と広いダイナミックレンジの赤外線センサの開発が求められている。

【0003】赤外線センサアレイは、シリコン基板に複数の赤外線センサを配列して構成される。赤外線センサは、赤外線吸収部と、この赤外線吸収部で発生した熱を電気信号に変換する熱電変換素子としてのダイオード（通常、複数のダイオードの直列接続として構成される）とから構成される。ボロメータ型非冷却赤外線センサ装置の場合、各センサは、発生した熱を有効にダイオードに与えるために、中空状態で保持されるようにする。その様な中空支持構造は、マイクロマシニング技術により作られる。

【0004】物体より放射された赤外線は、センサ前面に設置された光学レンズにより集光されて、各センサのダイオードの温度を上昇させる。この光学レンズとしては、赤外線透過効率高い材質、例えばGeの膜が使用される。例えば、波長8-12μmで透過率90%、F値1.0のGeレンズを用いた場合、物体の表面温度が1K変化した場合のダイオードの温度上昇は、約1×10⁻³Kとなる。ダイオードは、定電流源により一定電流が流れるように駆動される。ダイオードに流れる電流密度Jは、温度Tの関数として、 $J = J_s (e^{qV/kT} - 1)$ 、 $J_s = T^{3/2} \times \exp(-E_g/kT)$ で与えられる。ここで、kはボルツマン定数、E_gはシリコンのバンドギャップ、γは所定の定数である。

【0005】ダイオードが温度上昇することで、ダイオードの電圧降下V_fは低下する。いま、8個直列接続したダイオードの1Kの上昇に対する電圧降下V_fが約20mV/Kであるとする。このとき、例えば物体の表面温度が30K上昇すると、電圧降下として0.618mVの電位差が生じる。この電位差を検出し、センサ出力とすることにより、赤外線像が検出される。

【0006】しかしながら、従来のボロメータ型非冷却赤外線センサでは、ダイオードの温度変化に対するセン

サ出力の特性が線形になっておらず、高感度と広いダイナミックレンジの両立が困難である。

【0007】

【発明が解決しようとする課題】本発明は、上記事情を鑑みてなされたもので、高感度と広いダイナミックレンジの両立を可能とした検出回路を持つセンサ装置を提供することを目的としている。

【0008】

【課題を解決するための手段】本発明は、上記目的を達成するため、次のような手段を講じている。

【0009】本発明の第1の視点は、物理的变化量又は化学的变化量を検出し電気信号を出力するセンサが配列されたセンサアレイと、前記電気信号を増幅するセンスアンプ回路と、第1の段と第2の段とを備えた電流転送回路であって、増幅された前記電気信号に基づいて前記第1の段に出現する第1の電流を、前記第2の段に第2の電流として転送する電流転送回路と、前記第2の電流を第1の電圧に変換する電流-電圧変換回路と、電荷が充電されるコンデンサと、当該コンデンサに接続された第1の負荷素子と、を有し、前記第1の電圧に基づいて、前記第1の負荷素子を介して、前記コンデンサの電荷を放電する又は前記コンデンサに電荷を充電する第1の放電/充電回路と、前記第1の放電/充電回路による前記放電又は充電に基づく前記コンデンサの電圧変化を出力する出力回路とを具備することを特徴とするセンサ装置である。

【0010】なお、前記電流転送回路は、増幅された前記電気信号に基づいて、前記第1の段に出現する第1の電流を、前記第2の段に第2の電流として転送、転写、出力、発生する等の機能を有する。

【0011】本発明の第2の視点は、物理的变化量又は化学的变化量を検出し、電気信号を出力するセンサが配列されたセンサアレイと、コンデンサと、前記センサアレイの前記電気信号に基づく駆動電圧により駆動し、前記コンデンサの電荷を放電する又は前記コンデンサに電荷を充電する第1の放電/充電回路と、前記コンデンサに電荷を充電する又は前記コンデンサから電荷を放電する第2の放電/充電回路と、前記コンデンサと前記第2の放電/充電回路との間のノードの電位に基づいて、前記駆動電圧を制御する制御回路と、前記第1の放電/充電回路によって放電又は充電された前記コンデンサの電圧変化を出力する出力回路とを具備することを特徴とするセンサ装置である。

【0012】このような構成によれば、高感度と広いダイナミックレンジの両立を可能とした検出回路を持つセンサ装置を実現することができる。

【0013】

【発明の実施の形態】以下、本発明の実施形態を図面に従って説明する。なお、以下の説明において、略同一の機能及び構成を有する構成要素については、同一符号を

10

20

30

40

50

付し、重複説明は必要な場合にのみ行う。

【0014】図1は、本実施の形態に係るセンサ装置（ボロメータ型非冷却赤外線センサ）の要部構成を示した図である。センサアレイの単位赤外線センサ1は、熱電変換素子としてのダイオードが複数個直列接続されたダイオードアレイを有し、これが行列選択線x、yの交差部に配置される。ダイオードのアノードは、一方の選択線（駆動線）xに接続され、カソードは他方の選択線（出力信号線）yに接続されている。

【0015】図2は、この実施の形態の赤外線センサ装置のセンサアレイ部の一画素領域の構造を示す平面図である。図3は、図2のIII-III'断面図である。図示のようにセンサアレイは、半導体基板として単結晶シリコン基板10上に、空隙20をおいて中空状態に支持される赤外線センサ1が形成される。赤外線センサ1は、シリコン層に形成されて複数個直列接続されたダイオード18からなる熱電変換素子を有し、その上部に層間絶縁膜を介して形成されたシリコン酸化膜19aとシリコン窒化膜19bの積層膜からなる赤外線吸収層19を有する。

【0016】中空状態の赤外線センサ1は、画素選択を行う行、列選択線12、13（図1の駆動線x、出力信号線yに対応する）が埋設された、基板10に固定された状態の枠体部11により囲まれる。そして、この枠体部11と赤外線センサ1の間を連結して赤外線センサ1を中空状態で支持するために、支持ビーム14、15が、基板1から浮いた状態に形成される。この支持ビーム14、15は、赤外線センサ1のダイオードの端子を枠体部11の行列選択線12、13に接続するための信号配線16、17が埋設されている。

【0017】図1は、以上のようなセルアレイの一つの赤外線センサ1に着目した測定回路を示しているが、この測定回路もセンサアレイと同じシリコン基板10上に、センサアレイの周辺に形成される。駆動線xを駆動するドライバ2は、垂直走査レジスタの出力である“Vレジスタ”が入力される2段のCMOSインバータにより構成されている。出力信号線yに流れるセンサ電流の変化を検出する検出回路3は、周期的に予備充電される蓄積コンデンサC2を有する。コンデンサC2の一端は接地され、他端N4には、選択的に充電するための充電用NMOSトランジスタMN5が接続されている。検出回路3は、センサ1が選択されたときに、その出力に応じてこの蓄積コンデンサC2の電荷を放電させることによって、センサ出力を検出することになる。

【0018】検出回路3の初段には、電流線センシング型のセンスアンプ回路31が設けられている。センスアンプ回路31は、出力信号線yに接続された負荷NMOSトランジスタMN0、この負荷NMOSトランジスタMN0により出力信号線yの端子N1に得られる電圧を検出するセンス用NMOSトランジスタMN1等を有す

る。負荷NMOSトランジスタMN0は、ソースが接地され、ゲートに固定のバイアスGL1が与えられて5極管領域の一定電流I0が流れるようになっている。従って端子N1には、センサ1のダイオードの電圧降下Vfに対応して変化する電圧が得られる。この端子N1に結合コンデンサC1を介してゲートが接続されたセンス用NMOSトランジスタMN1を有する。

【0019】NMOSトランジスタMN1のドレインと電源端子の間には、ゲートとドレインが接続された電流源負荷PMOSトランジスタMP1が設けられている。NMOSトランジスタMN1のソースは、NMOSトランジスタMN2を介して、選択的に制御電圧が与えられる端子HAMPに接続されている。センス動作時は、端子HAMPが接地となる。センス用NMOSトランジスタMN1のゲート端子N2とドレインの間には、端子N2を所定レベルに初期設定して5極管動作させるためのNMOSトランジスタMN3が設けられている。

【0020】センスアンプ回路31の出力電流I1を電圧に変換するために、PMOSトランジスタMP1と共にカレントミラー回路を構成するPMOSトランジスタMP2を備えた電流-電圧変換回路32が設けられている。PMOSトランジスタMP2のドレインと接地端子の間には、二つのNMOSトランジスタMN11、MN12が接続されている。一方のNMOSトランジスタMN11のゲートには固定のバイアス電圧GL3が与えられ、もう一方のNMOSトランジスタMN12のゲートには、蓄積コンデンサC2の端子N4の電圧が帰還される。

【0021】PMOSトランジスタMP2は、前段のPMOSトランジスタMP1の電流I1を反映した電流I2を出力する。PMOSトランジスタMP1、MP2の寸法が同じであれば、 $I1 = I2$ である。この電流I2は、NMOSトランジスタMN11、MN12のコンダクタンスに応じてそれぞれ、 $I21$ 、 $I22$ として分流する。そしてこの電流-電圧変換回路32の出力端子N3には、NMOSトランジスタMN11、MN12による電流引き込み能力と、PMOSトランジスタMP2の出力電流I2により決まる電圧が得られることになる。

【0022】この電流-電圧変換回路32の出力端子N3にゲートが接続されたNMOSトランジスタMN13は、蓄積コンデンサC2の電荷を放電させる放電回路33を構成している。NMOSトランジスタMN13のソースは抵抗Rを介して接地され、ドレインは選択スイッチNMOSトランジスタMN4を介して蓄積コンデンサC2の端子N4に接続されている。

【0023】コンデンサC2の端子N4の電圧を取り出すために出力回路34が設けられている。出力回路34は、ゲートが選択スイッチNMOSトランジスタMN6を介して端子N4に接続されたNMOSトランジスタMN8と、これに直列接続されたNMOSトランジスタM

N9からなる電圧フォロアである。NMOSトランジスタMN8のゲートには、リセット用NMOSトランジスタMN7が接続されている。

【0024】本センサ装置の動作は、大きく二つに分けることができる。一つは、電流I1に対応する電流I2に基づき生成される電圧と抵抗Rとによって、放電回路33が放電する電流I3を線形制御である。もう一つは、蓄積コンデンサC2を充電する充電回路において発生するリーク電流による影響を除去するためのフィードバック系制御である。以下、この二点を中心に、図4を用いて本センサ装置の動作を説明する。

【0025】図4は、センサアレイが $m \times n$ のセンサで構成される場合の二次元走査の測定動作波形を示している。 Δt_0 が、垂直走査レジスタの出力“Vレジスタ”による m 本の駆動線 x の全走査期間であり、各駆動線 x の走査周期 Δt_1 毎に、水平走査レジスタの出力“Hレジスタ”により、 n 本の出力信号線を選択する水平走査読み出しが行われる。

【0026】具体的に、図1の一本ずつの駆動線 x と信号線 y に着目してその動作を説明すると、まず走査初期の時刻 t_0 で、端子VRST、HAMPが高レベルになり、NMOSトランジスタNM5により蓄積コンデンサC2が電圧VRSに充電（リセット）される。コンデンサC2のリセット動作は、垂直走査の各周期毎に繰り返される。コンデンサC2のリセットが終了した後、端子HAMPを高レベルに保持したまま、端子VFB、HASEL1が高レベルになる（時刻 t_1 ）。これにより、NMOSトランジスタMN2を介して、センス用NMOSトランジスタMN1のソースが昇圧され、ドレインが電源電圧VDD近くまで昇圧し、同時にNMOSトランジスタMN3によりゲート端子N2も充電される。

【0027】そして、HAMP、VFB、HASEL1が低レベルに戻ると、NMOSトランジスタMN2、MN3がオフになって、端子N2は、所定の電圧に初期設定された状態でフローティングになり、センス用NMOSトランジスタMN1のソースもオープンになる（時刻 t_2 ）。即ち、センス用NMOSトランジスタMN1は、ゲートがフローティングで5極管動作できるバイアス状態に設定される。この後、センサ1が駆動される。

【0028】まず、端子VRST、HASEL2が高レベルになり（時刻 t_3 ）、少し遅れて“Vレジスタ”が高レベル、同時に端子HASEL1も高レベルになる（時刻 t_4 ）。これにより、蓄積コンデンサC2の再度の充電が行われ、同時に放電用NMOSトランジスタMN13が蓄積コンデンサC2の端子N4に接続され、センス用NMOSトランジスタMN1はソースが接地されて活性になる。NMOSトランジスタMN1が活性化されるときには、コンデンサC2の充電動作は終了している。

【0029】センサ1の出力電流I0は、NMOSトラ

ンジスタMN0が5極管領域にバイアスされていることから、ほぼ一定になる。赤外線入射によるダイオードの温度上昇 ΔT_d により生じるダイオードの電圧降下 $n \Delta V_f$ は、結合コンデンサC1を介してセンス用NMOSトランジスタMN1のゲート端子N2に与えられる。ゲート端子N2の初期設定電圧を V_{ref} とすると、センサ出力によってこれが、 $V_{ref} + n \Delta V_f$ になる。

【0030】そして、センスアンプ回路31では、ゲート端子N2の電圧変化により、センス用NMOSトランジスタMN1に流れる電流が、 $I_1 + \Delta I_1$ に変化する。従来の回路と異なり、センス用NMOSトランジスタMN1のドレインには、電流源負荷PMOSトランジスタMP1があるから、このセンスアンプ回路31では、NMOSトランジスタMN1のドレインが電源電圧の範囲でA級増幅動作が可能であり、線形性の優れた電圧-電流変換が行われる。

【0031】電圧-電流変換回路32では、PMOSトランジスタMP1の電流を反映した電流 $I_2 + \Delta I_2$ がPMOSトランジスタMP2により供給されるから、端子N3にはこの電流と、NMOSトランジスタMN1、MN12の抵抗で決まる電圧V2が得られる。そしてこの電圧V2により放電回路33のNMOSトランジスタMN13が駆動され、蓄積コンデンサC2の電荷がオンしているNMOSトランジスタMN4を介し、NMOSトランジスタMN13及び抵抗Rを介して放電される。

【0032】放電回路33の放電電流I3は、端子N3の電圧V(N3)及びコンデンサC2の端子N4の電圧によって変化する。この放電電流I3とコンデンサC2の電荷変化量（即ち放電電荷量） ΔQ の時間変化の抵抗Rに対する依存性を示すと、図5(a)、5(b)のようになる。図5(a)は、抵抗Rが無いまたは十分小さい場合であり、図5(b)は抵抗Rが十分大きい場合である。抵抗Rが無いまたは十分小さい場合には、V(N3)をパラメータとして放電電流I3の変化は図5(a)のような波形を示す。この場合、センサ1が駆動されている時刻 $t_4 - t_5$ の間のコンデンサC2の電荷量変化 ΔQ_1 、 ΔQ_2 は、放電電流I3を時刻 t_4 から t_5 まで積分して得られるが、図示のように必ずしも線形にはならない。

【0033】これに対して、抵抗Rが十分に大きい場合には、図5(b)に示すように、放電電流I3の変化が線形になり、端子N3の電圧V(N3)と電荷量変化 ΔQ もほぼ線形になる。更に、端子N4の電圧V3は、 $V_3 = VRS - \Delta Q / C$ で与えられるため、端子N4の電圧も線形に変化する。この端子電圧は、“Vレジスタ”が低レベルになった後、“Hレジスタ”が高レベルになることにより、NMOSトランジスタMN6を介し、出力回路34から出力端子Soutに取り出される。

【0034】“Hレジスタ”は、水平走査レジスタの出

力であって、図4に示すように順次高レベルになり、 n 本の出力信号線 y の出力が走査されて出力される。この各水平走査期間 Δt_4 の後半では、水平走査リセット信号HRS Tが高レベルになり、NMOSトランジスタMN7によって出力回路34の入力端子は、リセットされる。

【0035】この実施の形態によりダイナミックレンジが改善される理由は、次の通りである。センス用NMOSトランジスタMN1は、この実施の形態の場合、直接コンデンサC2を放電せず、電流源負荷PMOSトランジスタMP1が接続されて、センスアンプ回路31を構成している。従ってセンスアンプ回路31では、コンデンサC2の端子電圧の影響を受けることなく、線形性のよい電圧-電流変換が行われる。その出力電流 I_1 は、カレントミラーにより I_2 としてコピーされた後、MN11を用いた電流-電圧変換回路32によりMN13のゲート電圧 V_g に変換されて、これにより放電回路33が駆動される。放電回路33の放電電流 I_3 は、入力電圧と抵抗 R により決まるが、 $V_g = V_2$ (N3の端子電圧) $- R \times I_3$ で与えられる。このため R は、(I_2 に比例した) V_2 の電位の上昇と共に急激に増加する電流 I_3 を抑制する働きがあり、これも線形性を良くする結果となる。従って、広い入力電圧範囲で出力電圧が直線的に変化することになり、ダイナミックレンジが改善されることになる。

【0036】また、本実施形態に係るセンサ装置では、カレントミラーを用いた電流-電圧変換回路32により得られる電圧、及び抵抗 R によって、放電電流 I_3 が線形的に制御される。従って、コンデンサC2の容量を大きくすることなくセンサ出力の線形性を向上させることができ、高感度化を実現することができる。

【0037】さらに、本実施形態に係るセンサ装置では、電流-電圧変換回路32のNMOSトランジスタMN11に併設したNMOSトランジスタMN12が、端子N4の電圧低下を加速する働きをする。即ち、端子N4の電圧が低下すると、NMOSトランジスタMN12のコンダクタンスが低下し、端子N3の電圧を上昇させる。これは放電回路33によるコンデンサC2の放電電流を増加させ、端子N4の電圧低下を加速する方向に働く。これにより、高い入力電圧の領域でもコンデンサC2の端子N4を十分に低いレベルまで低下させることができ、ダイナミックレンジの拡大が図られる。

【0038】なお、図1において、コンデンサC2の端子N4の電圧が低下したときに、充電用NMOSトランジスタMN5のリーク電流が大きくなり、これが端子N4の電圧低下を妨げる。しかしながら、本実施形態に係るセンサ装置では、次の様な作用にて、コンデンサC2を十分に放電させ電位低下させることができる。すなわち、電流-電圧変換回路32のNMOSトランジスタMN11に併設したNMOSトランジスタMN12が、端

子N4の電圧低下を加速する働きをする。端子N4の電圧が低下すると、NMOSトランジスタMN12のコンダクタンスが低下し、端子N3の電圧を上昇させる。これは放電回路33によるコンデンサC2の放電電流を増加させ、端子N4の電圧低下を加速する方向に働く。これにより、高い入力電圧の領域でもコンデンサC2の端子N4を十分に低いレベルまで低下させることができ、ダイナミックレンジの拡大が図られる。

【0039】図6は、本実施形態に係るセンサ装置の比較例を示しており、従来の典型的なセンサ装置の要部構成(センサアレイの一つの赤外線センサ1に着目して測定回路)を示した図である。センサ1は前述のように直列接続された複数のダイオードを有し、これが行列選択線 x 、 y の交差部に配置される。ダイオードのアノードは、一方の選択線(駆動線) x に接続され、カソードは他方の選択線(出力信号線) y に接続されている。

【0040】駆動線 x には、垂直走査レジスタの出力“Vレジスタ”により駆動されるドライバ2が接続され、選択時にPMOSトランジスタMP102によりセンサ1に電流が供給される。出力信号線 y の端子N1は、NMOSトランジスタMN0を介して接地され、端子N1が結合コンデンサC1を介して検出回路3のセンス用NMOSトランジスタMN1のゲートに接続される。センス用NMOSトランジスタMN1は、センサ出力に応じて、蓄積コンデンサC2の電荷を放電する動作を行う。この蓄積コンデンサC2の放電による電圧変化を、NMOSトランジスタMN8、MN9からなる電圧フォロアで出力Soutとして取り出すようになっている。

【0041】簡単に測定動作を説明すると、センサ1の選択に先立ち、蓄積コンデンサC2には、NMOSトランジスタMN5を介して、一定電圧VRSの充電が行われる。また、NMOSトランジスタMN3、MN2をオンにして、センス用NMOSトランジスタMN1のソースに端子HAMPから正電圧を与えて、センス用NMOSトランジスタMN1のゲートを充電した後、そのゲートをフローティングにする。具体的に、センス用NMOSトランジスタMN1を、5極管動作する条件にゲートバイアスされるように初期設定される。

【0042】この状態でセンサ1が選択されると、ダイオードの電圧降下 V_f に対応して、センス用NMOSトランジスタMN1のゲート電圧 V_g が変化する。NMOSトランジスタMN4をオンにすると、センス用NMOSトランジスタMN1により蓄積コンデンサC2が放電され、電位低下する。従ってコンデンサC2に残った電荷による電圧を、選択トランジスタMN6を介し、電圧フォロアを介して読み出すことにより、温度測定ができる。

【0043】図7は、図6に示した従来のセンサ装置のセンス用NMOSトランジスタMN1の入力電圧 V_{in}

と、蓄積コンデンサC2の出力電圧 V_{out} の関係を実線で示している。同図の電圧-電流曲線の傾斜が温度感度になる。図から明らかなように、温度変化が小さい領域（入力電圧 V_{in} が小さい領域）では、感度は低くなっている。また、入力電圧が高くなると、出力電圧 V_{out} が飽和して感度は低くなる。従って、ダイナミックレンジは小さくなってしまふ。好ましくは、図7に破線で示したように、広い入力電圧範囲で一定の感度が得られることが好ましい。

【0044】以上述べた従来のセンサ装置と本実施形態に係るセンサ装置とを比較した場合、大きく次の二点において、構成上の差異がある。

【0045】第1点は、蓄積コンデンサC2の放電が線形となるように制御して、センサ装置の高感度化及び広いダイナミックレンジを達成するための機構の有無である。

【0046】すなわち、従来のセンサ装置において、上述のように広い電圧範囲で高感度が得られない。主な原因は、センス用NMOSトランジスタMN1により直接蓄積コンデンサC2を放電させていることにある。前述のように、センス用NMOSトランジスタMN1は5極管動作させており、その放電電流I1は入力ゲート電圧のほぼ2乗で決まる。ダイオードの電圧降下 V_f の変化は高々数100 μ Vであり、入力ゲート電圧の変化も小さいから、一つのセンス用NMOSトランジスタMN1では、放電電流I1の大きな変化を得ることができない。

【0047】これに対し、本実施形態に係るセンサ装置では、上述の様に、センス用NMOSトランジスタMN1は、直接コンデンサC2を放電せず、電流源負荷PMOSトランジスタMP1が接続されて、センスアンプ回路31を構成している。その出力電流I1は、カレントミラーを用いた電流-電圧変換回路32により電圧に変換され、これにより放電回路33が駆動される。従って、出力電圧を広い入力電圧範囲で直線的に変化させることができ、広いダイナミックレンジを確保することができる。

【0048】また、従来のセンサ装置において高感度化・ダイナミックレンジの拡大を実現しようとするれば、蓄積コンデンサC2の容量を調整することが考えられる。すなわち、蓄積コンデンサC2の容量を小さくすれば、小さい入力電圧範囲で大きな感度を得ることができる。しかし、これでは入力電圧が高くなると容易に出力電圧が飽和してしまふ。また、蓄積コンデンサC2の容量を大きくすれば、高い入力電圧範囲まで出力電圧を飽和させないようにできるが、これは逆に小さい入力電圧範囲での感度を犠牲にすることになる。

【0049】これに対し、本実施形態に係るセンサ装置では、カレントミラーを用いた電流-電圧変換回路32により得られる電圧、及び抵抗Rによって、放電電流I

3が線形的に制御される。従って、コンデンサC2の容量を大きくすることなくセンサ出力の線形性を向上させることができ、高感度化・広いダイナミックレンジを実現することができる。

【0050】第2点は、蓄積コンデンサC2を充電する充電回路において発生するリーク電流による影響を除去するためのフィードバック系の有無である。すなわち、従来の測定回路では、蓄積コンデンサC2が放電により電位低下したときに、NMOSトランジスタMN5のリーク電流が大きくなり、このリーク電流が蓄積コンデンサC2の電位低下を妨げる。これにより高入力電圧領域での出力電圧飽和値が十分に低くならない原因となっている。

【0051】これに対し、本実施形態に係るセンサ装置において、コンデンサC2の端子N4の電圧が低下したときに、充電用NMOSトランジスタMN5のリーク電流が大きくなり、これが端子N4の電圧低下を妨げるとは、従来とかわらない。しかしながら、本実施形態に係るセンサ装置では、上述した様に、リーク電流の影響により端子N4の電圧が低下すると、NMOSトランジスタMN12のコンダクタンスが低下し、端子N3の電圧を上昇させるフィードバック系を有している。このフィードバック系の作用により、放電回路33によるコンデンサC2の放電電流は増加され、端子N4の電圧低下は加速される。これにより、高い入力電圧の領域でもコンデンサC2の端子N4を十分に低いレベルまで低下させることができ、ダイナミックレンジの拡大が図られる。

【0052】次に、図8は、図1におけるセンスアンプ回路31の構成を变形した実施の形態である。この実施の形態では、センスアンプ回路31にバイポーラトランジスタを用いている。ベースとコレクタを出力信号線yに接続し、エミッタを接地したnpnトランジスタQ1は、出力信号線yに得られるセンサ電流I0を電圧V0に変換するダイオードとして動作する。このトランジスタQ1とカレントミラー回路を構成するnpnトランジスタQ2と、そのコレクタに接続された電流源PMOSトランジスタMP1により、電圧V0は電流I1に変換される。

【0053】電圧-電流変換回路32は、トランジスタQ2のコレクタによりゲートが駆動されるNMOSトランジスタMN14と、そのドレインに側に設けられた電流源PMOSトランジスタMP2と、ソース側に負荷素子としての併設されたNMOSトランジスタMN11、MN12とを有する。

【0054】また、この実施の形態では先の実施の形態のような定電流源NMOSトランジスタMN0を用いることなく、赤外線入射によるダイオード温度上昇 ΔT_d により生じるセンサ1におけるダイオード電流I0の変化を、直接トランジスタQ1の電圧変化として、従って

トランジスタQ2のコレクタ・エミッタ電流I1の変化として取り出している。このため、センサ1のダイオードの電圧降下を検出しなくてもよく、従ってダイオードを直列接続する必要もなくなる。これにより、センサ1の面積を縮小でき、更にはドライバ2の電源電圧を低くして、消費電力を抑えることができる。

【0055】この実施の形態のセンスアンプ回路31も、出力電流I0の変化にตอบสนองする出力電流I1を出す。そしてこの電流I1が電流-電圧変換回路32によって先の実施の形態と同様に電圧に変換されて、放電回路33の制御が行われる。この実施の形態の回路によっても、先の実施の形態と同様の理由で、出力電流I0の変化とコンデンサC2の電荷量の変化は線形性がよいものとなる。

【0056】この実施の形態のセンスアンプ回路31に用いられるバイポーラトランジスタQ1、Q2は、センサアレイと同じ基板10に、図9(a)或いは図9(b)の構造で形成することができる。図8は、n型コレクタ層21、このn型コレクタ層21の中に形成されたp型ベース層22、このp型ベース層22の中に形成されたn+型エミッタ層23を備えて構成される縦型トランジスタを示している。図9は、p型ベース層24内に、n+型コレクタ層25とn+型エミッタ層26を形成した横型トランジスタを示している。

【0057】ここまでの実施の形態では、センサアレイとして、非冷却型赤外線センサアレイを説明したが、この発明の回路は他の各種センサにも適用できる。例えば、図10は、例えばDNAの様な核酸を検出するDNAセンサを示している。DNAセンサ(DNAチップ)は、遺伝子等の塩基配列を検出するために用いられるもので、その構造は例えば米国特許第5776672号明細書、米国特許第5972692号明細書等に詳細に説明されている。

【0058】各セルは、プローブ電極101と、その3辺に対向する対向電極102、残り1辺に対向する参照電極103を有する。溶液中に配置されるセンサは、ポテンショスタット104により、対向電極102と参照電極103に電圧を印加して、プローブ電極101と参照電極103間の電圧を固定できるようになっている。プローブ電極101上には、多種のDNAプローブが一本鎖の状態に貼り付けられており、検体DNAを滴下したときに、これがDNAプローブと同じ塩基配列である場合にのみ二重鎖を形成することを利用して、検体DNAを判定することになる。

【0059】具体的には、図11に示すように、プローブ電極101上に貼り付けたDNAプローブに、検体DNAを滴下すると、検体DNAはDNAプローブと交配され、二重鎖を形成する。更にここにある種の挿入剤分子を添加すると、これが二重鎖に結合する。この状態で、垂直走査レジスタ105と水平走査レジスタ106

により選択されたセルのプローブ電極101に電圧を印加すると、電気化学反応により挿入剤の電子がプローブ電極に流れ込んで電流が流れる。

【0060】これにより、図10の行列信号線x、yのうち、水平走査レジスタ106により選択される信号線yに、出力電流が流れる。この出力電流を、データ線DLに接続された検出回路107で検出することにより、検体DNAを判定することができる。データ線DLから取りだされる出力電流を図1又は図8に示す電流I1とし、検出回路107を図1或いは図8で説明した検出回路3と同様の構成とすることにより、高精度の測定が可能になる。

【0061】なお、上記実施形態においては、センサ1において発生した電圧降下に基づいてコンデンサC2に充電された電荷を放電させ、当該コンデンサC2に残った電荷による電圧を読み出すことで、赤外線像を生成するものとして説明した。これに対し、コンデンサC2の初期状態を電荷ゼロとし、センサ1において発生した電圧降下に基づいてコンデンサC2に電荷を充電し、当該コンデンサC2に蓄積された電荷による電圧を読み出すことで、赤外線像を生成することもできる。この場合、上記実施形態に係るセンサ装置と同様の構成とし、コンデンサC2のGND電位及びリセット電位のレベルを負とする制御を行う。この制御により、例えば図1において、NMOSトランジスタ13の開閉によって制御される電流I3は、上記実施形態の場合とは逆向きに流れることになり、充電構造のセンサ装置を実現することができる。

【0062】以上、本発明を実施形態に基づき説明したが、本発明の思想の範疇において、当業者であれば、各種の変形例及び修正例に想到し得るものであり、それら変形例及び修正例についても本発明の範囲に属するものと了解される。例えば以下に示す(1)、(2)のように、その要旨を変更しない範囲で種々変形可能である。

【0063】また、各実施形態は可能な限り適宜組み合わせて実施してもよく、その場合組合わせた効果が得られる。さらに、上記実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適宜な組合わせにより種々の発明が抽出され得る。例えば、実施形態に示される全構成要件から幾つかの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題が解決でき、発明の効果の欄で述べられている効果の少なくとも1つが得られる場合には、この構成要件が削除された構成が発明として抽出され得る。

【0064】

【発明の効果】以上本発明によれば、高感度と広いダイナミックレンジの両立を可能とした検出回路を持つセンサ装置を実現できる。

【図面の簡単な説明】

【図1】図1は、本発明の実施の形態による赤外線セン

サの測定回路を示す図である。

【図2】図2は、同実施の形態の赤外線センサの単位センサセルを示す平面図である。

【図3】図3は、図2のIII-III'断面図である。

【図4】図4は、同実施の形態の測定回路の動作タイミング図である。

【図5】図5(a)、(b)は、実施の形態の放電回路の特性を説明するための図である。

【図6】図6は、本実施形態に係るセンサ装置との比較例である赤外線センサの測定回路を示す図である。

【図7】図7は、図6に示した赤外線センサでの出力電圧-入力電圧特性を示す図である。

【図8】図8は、本発明の他の実施の形態による測定回路を示す図である。

【図9】図9(a)は、図8に示す同測定回路に用いられるバイポーラトランジスタの構造を示す図である。図9(b)は、図8に示す同測定回路に用いられるバイポーラトランジスタの他の構造を示す図である。

【図10】図10は、本発明の実施形態に係るセンサ装置が適用されるDNAセンサの構成を示す図である。

【図11】図11は、図10に示すDNAセンサの動作原理を説明するための図である。

【符号の説明】

1…赤外線センサ

2…ドライバ

* 3…検出回路

10…単結晶シリコン基板

12、13…行、列選択線

14、15…支持ヒーム

16、17…信号配線

18…ダイオード

19a…シリコン酸化膜

19b…シリコン窒化膜

19…赤外線吸収層

20…空隙

21、25…コレクタ層

22、24…ベース層

23、26…型エミッタ層

31…センスアンプ回路

32…電流-電圧変換回路

33…放電回路

34…出力回路

90…透過率

101…ブロープ電極

20 102…対向電極

103…参照電極

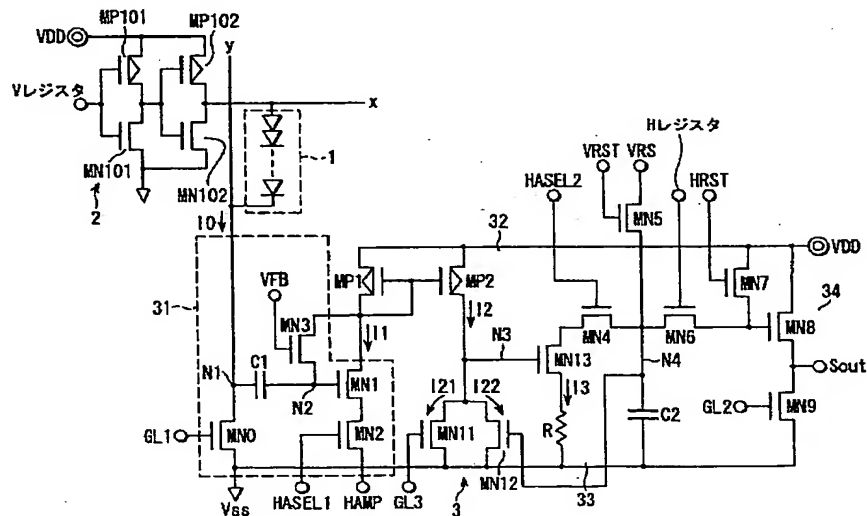
104…ポテンショスタット

105…垂直走査レジスタ

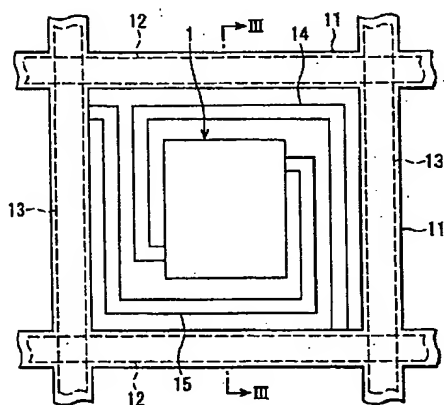
106…水平走査レジスタ

* 107…検出回路

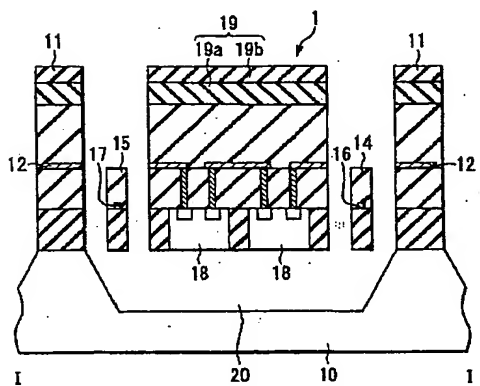
【図1】



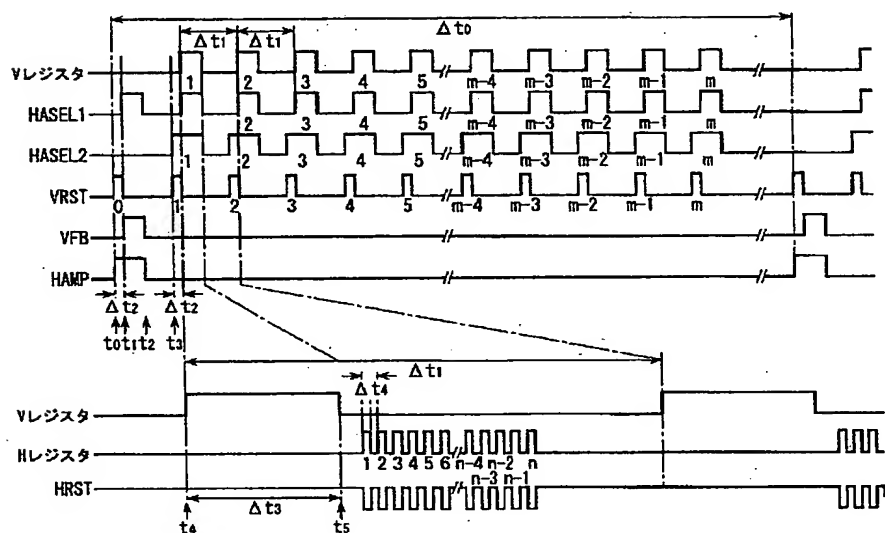
【図2】



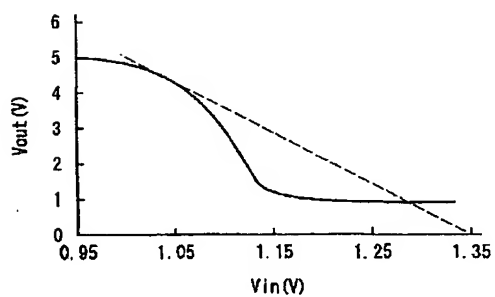
【図3】



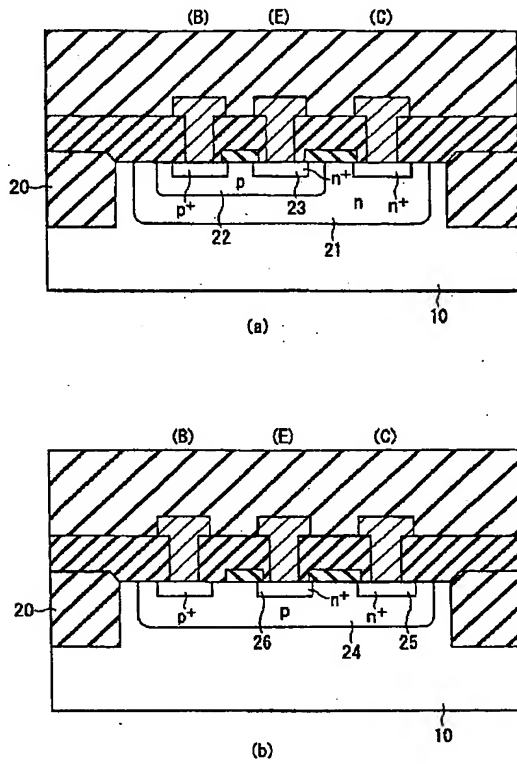
【図4】



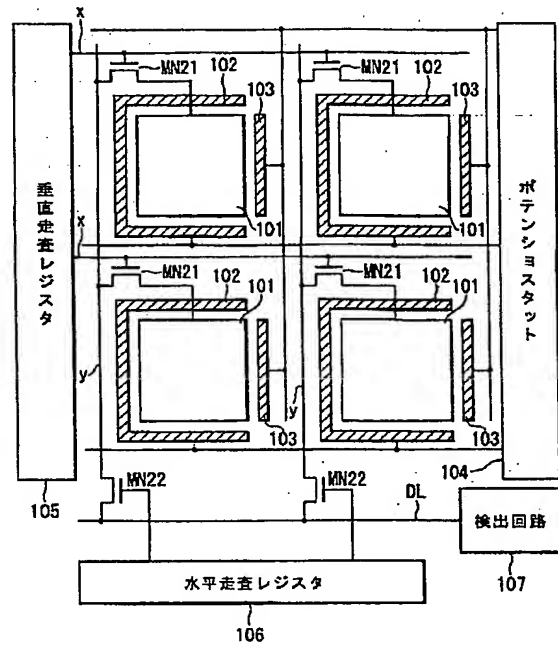
【図7】



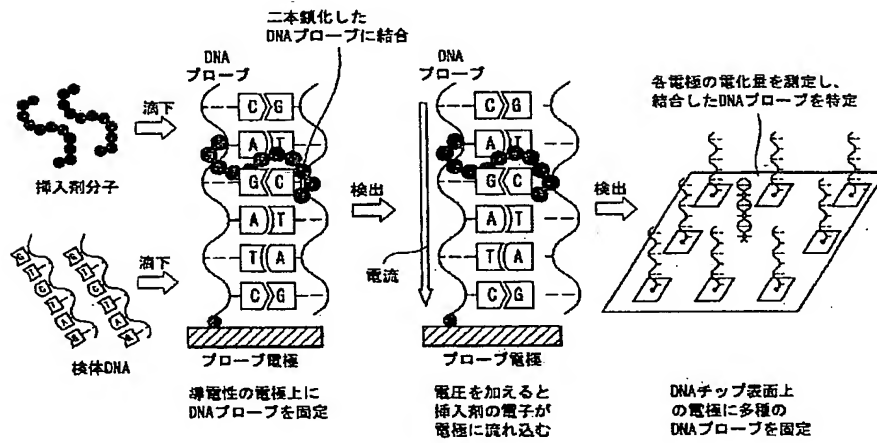
【図9】



【図10】



【図11】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テーマコード (参考)
G 0 1 N 33/483		G 0 1 N 37/00	1 0 2
37/00	1 0 2	21/35	Z
// G 0 1 N 21/35		27/46	3 3 6 M
(72)発明者 真塩 尚哉		F ターム (参考)	2G045 AA40 DA12 DA13 DA14 FA25
神奈川県川崎市幸区小向東芝町 1 番地 株			FB05
式会社東芝研究開発センター内			2G059 AA05 BB04 BB12 HH01 KK04
(72)発明者 藤原 郁夫			2G060 AA15 AE20 AF01 AF07 AG14
神奈川県川崎市幸区小向東芝町 1 番地 株			2G065 AA04 AB02 BA12 BA34 BC03
式会社東芝研究開発センター内			BC12
(72)発明者 成瀬 雄二郎			5C024 AX06 CX41 CX43 GX03 HX17
神奈川県川崎市幸区小向東芝町 1 番地 株			HX35
式会社東芝研究開発センター内			

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ ~~FADED TEXT OR DRAWING~~
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ ~~LINES OR MARKS ON ORIGINAL DOCUMENT~~
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.